



## **МАСТЕР-КЛАСС**

### **«Обеспечение целостности питания и сигналов печатных плат»**

23 октября 2019 года, г. Пенза, Пензенский Государственный Университет  
(ул. Красная, д. 40, 3-ий учебный корпус, аудитория 3-214)

#### **Программа мастер-класса**

9:00 Вступительное слово.

9:10 Рекомендации по проектированию печатных плат с соблюдением требований обеспечения целостности питания и сигналов высокоскоростных интерфейсов (PCIe, DDR2/3/4, USB, SPF+ и пр.). Оптимизация проекта средствами Cadence Sigrity.

10:30 Перерыв

11:00 Применение системы моделирования на реальных проектах. Анализ проектов печатных плат, выполненных слушателями мастер-класса в различных САПР.

13:00 Окончание мастер-класса.

14:00 Продолжение моделирования проектов слушателей с выдачей практических рекомендаций по оптимизации проектов. Ответы на узконаправленные вопросы. Обсуждение особенностей реализации высокоскоростных интерфейсов (PCIe, DDR2/3/4, USB, SPF+ и пр.).

Стоимость участия в мастер-классе – **БЕСПЛАТНО**, количество мест ограничено!

**Необходима обязательная регистрация на сайте:**

<https://ensol-ltd.ru/analysis-pe2019>

## Описание мероприятия

Мастер-класс «Обеспечение целостности питания и сигналов печатных плат» ориентирован как на начинающих, так и опытных разработчиков печатных плат, специалистов по целостности питания и сигналов высокоскоростных интерфейсов, а также руководителей конструкторских отделов по разработке электроники.

Во время мастер-класса Вы узнаете:

- приемы разработки печатных плат с учетом обеспечения целостности питания и сигналов высокоскоростных интерфейсов;
- методики обеспечения электромагнитной совместимости.

Слушатели мастер-класса могут промоделировать свои проекты печатных плат и получить практические рекомендации по их улучшению, независимо от типа используемых САПР. Для этого необходимо не позднее чем за 3 дня до начала мастер-класса прислать проект печатной платы на электронный адрес: [pro@ensol-ltd.ru](mailto:pro@ensol-ltd.ru).

Топологию МПП необходимо экспортировать из вашей САПР в формат ODB++ с именами цепей, или для PADs и P-CAD2006 сохранить проект в формат ASCII. Рекомендации по экспорту проектов в формат ODB++ высылаются на e-mail по запросу.

### **Дата и адрес проведения конференции:**

23 октября 2019 года, с 9 до 13 часов. **Начало регистрации в 8:30.**

г. Пенза, ул. Красная, д. 40 – Пензенский Государственный Университет, 3-ий учебный корпус, аудитория 3-214

### **Докладчик:**

Алексей Решетников (Генеральный директор Engineering Solutions), эксперт по моделированию и верификации скоростных интерфейсов, специалист по инженерно-физическим расчетам в электронике.